

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。
This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 3月26日
Date of Application:

出願番号 特願2003-084146
Application Number: [JP2003-084146]
[ST. 10/C]:

出願人 ソニー株式会社
Applicant(s):



特許庁長官
Commissioner,
Japan Patent Office

2003年11月 4日

今井康夫



出証番号 出証特2003-309091

【書類名】 特許願

【整理番号】 0290840801

【提出日】 平成15年 3月26日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/14

【発明者】

【住所又は居所】 神奈川県横浜市保土ヶ谷区神戸町 1 3 4 番地 ソニー・
エルエスアイ・デザイン株式会社内

【氏名】 滝田 栄志

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100082131

【弁理士】

【氏名又は名称】 稲本 義雄

【電話番号】 03-3369-6479

【手数料の表示】

【予納台帳番号】 032089

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9708842

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 撮像素子

【特許請求の範囲】

【請求項 1】 画像を構成する画素の画素信号を生成し、前記画素信号を補正するための複数の補正手段に供給する撮像素子において、

縦横に配置され、光電変換によって前記画素信号を生成する複数の光電変換手段と、

前記光電変換手段によって生成された画素信号を、前記光電変換手段に隣接する光電変換手段によって生成された画素信号が供給される補正手段とは異なる補正手段に供給する供給手段と

を含むことを特徴とする撮像素子。

【請求項 2】 前記撮像素子は、CMOS(Complementary Metal-Oxide Semiconductor)センサである

ことを特徴とする請求項 1 に記載の撮像素子。

【請求項 3】 前記補正手段は、CDS(Correlated Double Sampling)処理回路であり、

前記供給手段は、前記光電変換手段によって生成された画素信号を、前記光電変換手段に隣接する光電変換手段によって生成された画素信号が供給されるCDS処理回路とは異なるCDS処理回路に供給する

ことを特徴とする請求項 1 に記載の撮像素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、撮像素子に関し、特に、得られる画素信号から構成される画像に、規則性のあるノイズが発生することを抑止するようにした撮像素子に関する。

【0002】

【従来の技術】

従来、画像をデジタル信号として取得するデジタルスチルカメラ、デジタルビデオカメラ等のような電子機器には、被写体の光学像を電気信号に変換す

る、すなわち、光電変換を行う撮像素子が搭載されている。

【0003】

撮像素子としては、CCD(Charge Coupled Device)センサ、CMOSセンサが知られている。

【0004】

CMOSセンサは、CCDセンサに比較して、高密度で膨大な画素を配置することができ、画素信号の読み出しが非常に速く、消費電力が少なく、生産コストが低いことが長所であり、画素信号にノイズが含まれることや画素精度にばらつきが生じることが短所として知られている。

【0005】

図1は、CMOSセンサが搭載されている一般的なデジタルビデオカメラの構成例を示している。このデジタルビデオカメラ1は、大別して光学系、信号処理系、記録系、表示系、および制御系から構成される。

【0006】

デジタルビデオカメラ1の光学系は、被写体の光画像を集光するレンズ2、光画像の光量を調整する絞り3、および集光された光画像を所定のフレームレートで光電変換して画素信号を発生するCMOSセンサ4から構成される。

【0007】

信号処理系は、CMOSセンサ4により発生された画素信号をサンプリングすることによってノイズを低減させる信号補正部5、信号補正部5によってノイズが除去された画素信号をA/D変換するA/Dコンバータ6、A/Dコンバータ6が出力するデジタルの画素信号を元にして画像信号を生成するDSP(Digital Signal Processor)7から構成される。

【0008】

デジタルビデオカメラ1の記録系は、DSP7から入力される画像信号をエンコードしてメモリ13に記録したり、メモリ13に記録されている符号化データを読み出してデコードし、その結果得られる画像信号をDSP7に供給したりするCODEC(Compression/Decompression)12、および、エンコードされた符号化データを記憶する磁気ディスク、光ディスク、光磁気ディスク、半導体などよりなる

メモリ 13 から構成される。

【0009】

デジタルビデオカメラ 1 の表示系は、DSP 7 から供給される画像信号を DA 変換する D/A コンバータ 9、D/A コンバータ 9 が出力する R、G、B 成分の全てを有する画素から構成されるカラー画像を、輝度 Y、色差 Cr、Cb 等の通常のビデオ信号に変換してディスプレイ 11 に出力するビデオエンコーダ 10、およびビデオ信号に対応する画像を表示することによってファインダやビデオモニタとして機能する LCD (Liquid Crystal Display) 等よりなるディスプレイ 11 から構成される。

【0010】

デジタルビデオカメラ 1 の制御系は、CMOS センサ 4 乃至 DSP 7 の動作タイミングを制御するタイミングジェネレータ (TG) 8、ユーザからの各種の操作を受け付ける入力デバイス 15、およびデジタルビデオカメラ 1 の全体を制御する CPU (Central Processing Unit) 14 から構成される。

【0011】

図 2 は、CMOS センサ 4 と信号補正部 5 の詳細な構成例を示している。CMOS センサ 4 には、光電変換によって画像を構成する各画素の画素信号をそれぞれ発生する複数の光電変換部 31 が縦横に配置されている。以下、座標 (x, y) の画素に対応する光電変換部 31 を光電変換部 31-x y と記述する。

【0012】

縦方向に並んで配置された光電変換部 31-00, 31-01, 31-02, …は、垂直配線 32-0 を介して、信号補正部 5 の CDS (Correlated Double Sampling) 部 41-0 に接続されている。縦方向に並んで配置された光電変換部 31-10, 31-11, 31-12, …は、垂直配線 32-1 を介して、信号補正部 5 の CDS 部 41-1 に接続されている。以下、同様に、縦方向に並んで配置された光電変換部 31-x0, 31-x1, 31-x2, …は、垂直配線 32-x を介して、信号補正部 5 の CDS 部 41-x に接されている。

【0013】

信号補正部 5 の CDS 部 41-0 は、垂直配線 32-0 を介して、光電変換部 3

1-00, 31-01, 31-02, ...から入力される画素信号のノイズを除去するとともに、光電変換部31-00, 31-01, 31-02, ...それぞれの性能のばらつきに起因する各画素信号のばらつきを補正して、後段のA/Dコンバータ6に出力する。CDS部41-1は、垂直配線32-1を介して、光電変換部31-10, 31-11, 31-12, ...から入力される画素信号のノイズを除去するとともに、光電変換部31-10, 31-11, 31-12, ...それぞれの性能のばらつきに起因する各画素信号のばらつきを補正して、後段のA/Dコンバータ6に出力する。以下、同様に、CDS部41-xは、垂直配線32-xを介して、光電変換部31-x0, 31-x1, 31-x2, ...から入力される画素信号のノイズを除去するとともに、光電変換部31-x0, 31-x1, 31-x2, ...それぞれの性能のばらつきに起因する各画素信号のばらつきを補正して、後段のA/Dコンバータ6に出力する。

【0014】

【発明が解決しようとする課題】

ところで、信号補正部5を構成するCDS部41-0, 41-1, 42-2, ...にも、その補正処理の性能にバラツキがあるので、A/Dコンバータ6に入力される画素信号のうち、縦方向に並んだ画素の画素信号はバラツキが抑止されているものの、縦のライン毎に画素信号は依然としてバラツキが生じていることがあり得るので、最終的に得られる画像信号の画像に縦縞のノイズが生じてしまうことがあった。

【0015】

縦縞のように規則性のあるノイズは視覚的に知覚され易く、見るものに不快感を与えることになるので何らかの対策が必要となるが、従来においては、画素信号のバラツキがなくなるように画素信号を補正することが主眼とされており、容易な方法で当該ノイズを目立たなくする方法は発明されていないという課題があった。

【0016】

本発明はこのような状況に鑑みてなされたものであり、CMOSセンサを用いて得られる画像信号の画像に生じ得る規則性のあるノイズを目立たないようにするこ

とを目的とする。

【0017】

【課題を解決するための手段】

本発明の撮像素子は、縦横に配置され、光電変換によって画素信号を生成する複数の光電変換手段と、光電変換手段によって生成された画素信号を、光電変換手段に隣接する光電変換手段によって生成された画素信号が供給される補正手段とは異なる補正手段に供給する供給手段とを含むことを特徴とする。

【0018】

前記撮像素子は、CMOSセンサとすることができる。

【0019】

前記補正手段は、CDS処理回路とすることができ、前記供給手段は、前記光電変換手段によって生成された画素信号を、前記光電変換手段に隣接する光電変換手段によって生成された画素信号が供給されるCDS処理回路とは異なるCDS処理回路に供給するようにすることができる。

【0020】

本発明の撮像素子においては、光電変換によって画素信号が生成され、生成された画素信号が、隣接する画素信号が供給される補正手段とは異なる補正手段に供給される。

【0021】

【発明の実施の形態】

図3は、本発明の一実施の形態であるCMOSセンサの構成例を示している。このCMOSセンサ50は、図2に示された従来のCMOSセンサ4の代わりに、図1のデジタルビデオカメラ1の構成に用いるものである。

【0022】

CMOSセンサ50は、光電変換によって画像を構成する各画素の画素信号をそれぞれ発生し、縦横に配置されている複数の光電変換部51-x y、および複数の配線52-xから構成される。ここで、x、yは、画素の座標を示すものとする。以下、座標(x, y)の画素に対応する光電変換部51を光電変換部51-x yと記述する。

【0023】

CMOSセンサ50から出力される画素信号は、信号補正部5に入力される。信号補正部5は、図2に示された構成と同様に、CDS部41-0, 41-1, 42-2, ...から構成される。CDS部41-0, 41-1, 42-2, ...には、その補正処理の性能にバラツキが存在する。

【0024】

縦方向に並んで配置された光電変換部51-00, 51-01, 51-02, ...は、必ずしも、配線52-0を介して、信号補正部5のCDS部41-0に接続されているわけではなく、それぞれが、上下左右に隣接する光電変換部51とは異なる配線52-zを介してCDS部41-zに接続されている。ここで、zは横方向の座標であるが、規則性はなくランダムな値である。

【0025】

縦方向に並んで配置された光電変換部51-10, 51-11, 51-12, ...は、必ずしも、配線52-1を介して、信号補正部5のCDS部41-1に接続されているわけではなく、それぞれが、上下左右に隣接する光電変換部51とは異なる配線52-zを介してCDS部41-zに接続されている。ここで、zは横方向の座標であるが、規則性はなくランダムな値である。

【0026】

以下、同様に、縦方向に並んで配置された光電変換部51-x0, 51-x1, 51-x2, ...は、必ずしも、配線52-xを介して、信号補正部5のCDS部41-xに接続されているわけではなく、それぞれが、上下左右に隣接する光電変換部51とは異なる配線52-zを介してCDS部41-zに接続されている。ここで、zは横方向の座標であるが、規則性はなくランダムな値である。

【0027】

信号補正部5のCDS部41-0は、配線52-0を介して入力される画素信号のノイズを除去するとともに、各画素信号のばらつきを補正して、後段のA/Dコンバータ6に出力する。CDS部41-1は、配線52-1を介して入力される画素信号のノイズを除去するとともに、各画素信号のばらつきを補正して、後段のA/Dコンバータ6に出力する。以下、同様に、CDS部41-xは、配線52

—xを介して入力される画素信号のノイズを除去するとともに、各画素信号のばらつきを補正して、後段のA/Dコンバータ6に出力する。

【0028】

したがって、最終的に得られる画像の各画素信号は、CDS部41-0, 41-1, 42-2, …のうち、上下左右に隣接する画素の画素信号とは異なるものによって補正されたものとなるようになされている。

【0029】

上述したように、CDS部41-0, 41-1, 42-2, …は、補正処理の性能にバラツキがあるが、その影響は、縦縞や横縞等のように視覚的に目立つものではなく、ランダム、すなわち、規則性を有することなく、最終的に得られる画像上に現れることになる。したがって、当該画像を見るものに与える視覚的な不快感を低減させることが可能となる。

【0030】

なお、本発明を適用したCMOSセンサ50は、上述したように、従来のCMOSセンサ4と置換して用いるだけであるので、従来と比較して、何らかの補正処理を追加して実行する訳ではない。よって、最終的な画像信号を得るまでに要する時間が延伸されることもなく、上述した効果を得ることができる。

【0031】

また、本発明を適用したCMOSセンサ50は、デジタルビデオカメラの他、デジタルスチルカメラ、スキャナ等の光学像を元にしてデジタル画像信号を生成するあらゆる電子機器に適用することが可能である。

【0032】

【発明の効果】

以上のように、本発明によれば、CMOSセンサを用いて得られる画像信号の画像に生じ得る規則性のあるノイズを目立たないようにすることが可能となる。

【図面の簡単な説明】

【図1】

従来の一般的なデジタルビデオカメラの構成例を示すブロック図である。

【図2】

従来のCMOSセンサの構成例を示すブロック図である。

【図 3】

本発明の一実施の形態であるCMOSセンサの構成例を示すブロック図である。

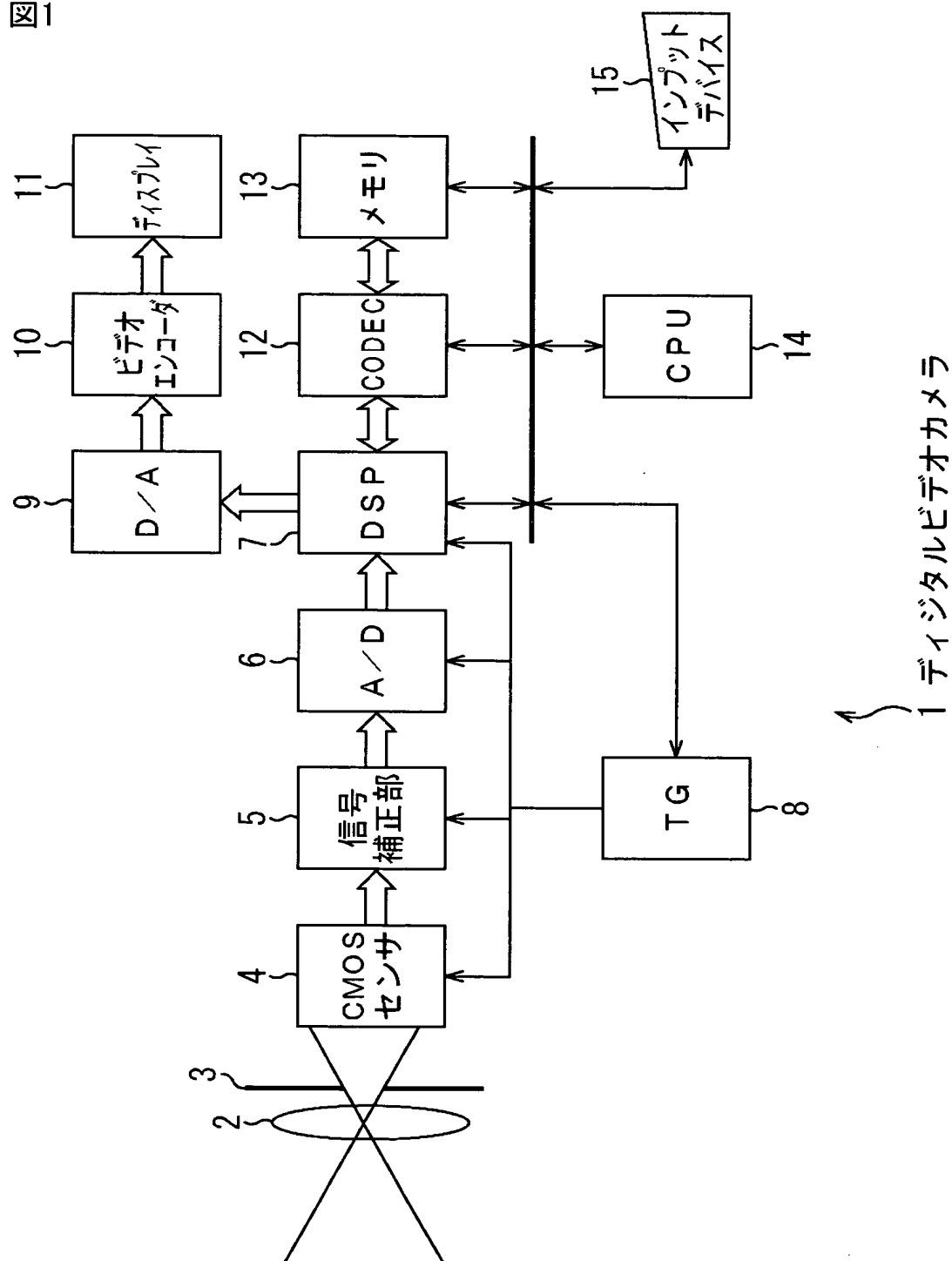
【符号の説明】

5 信号処理部, 3 1 光電変換部, 3 2 配線, 4 1 CDS部

【書類名】 図面

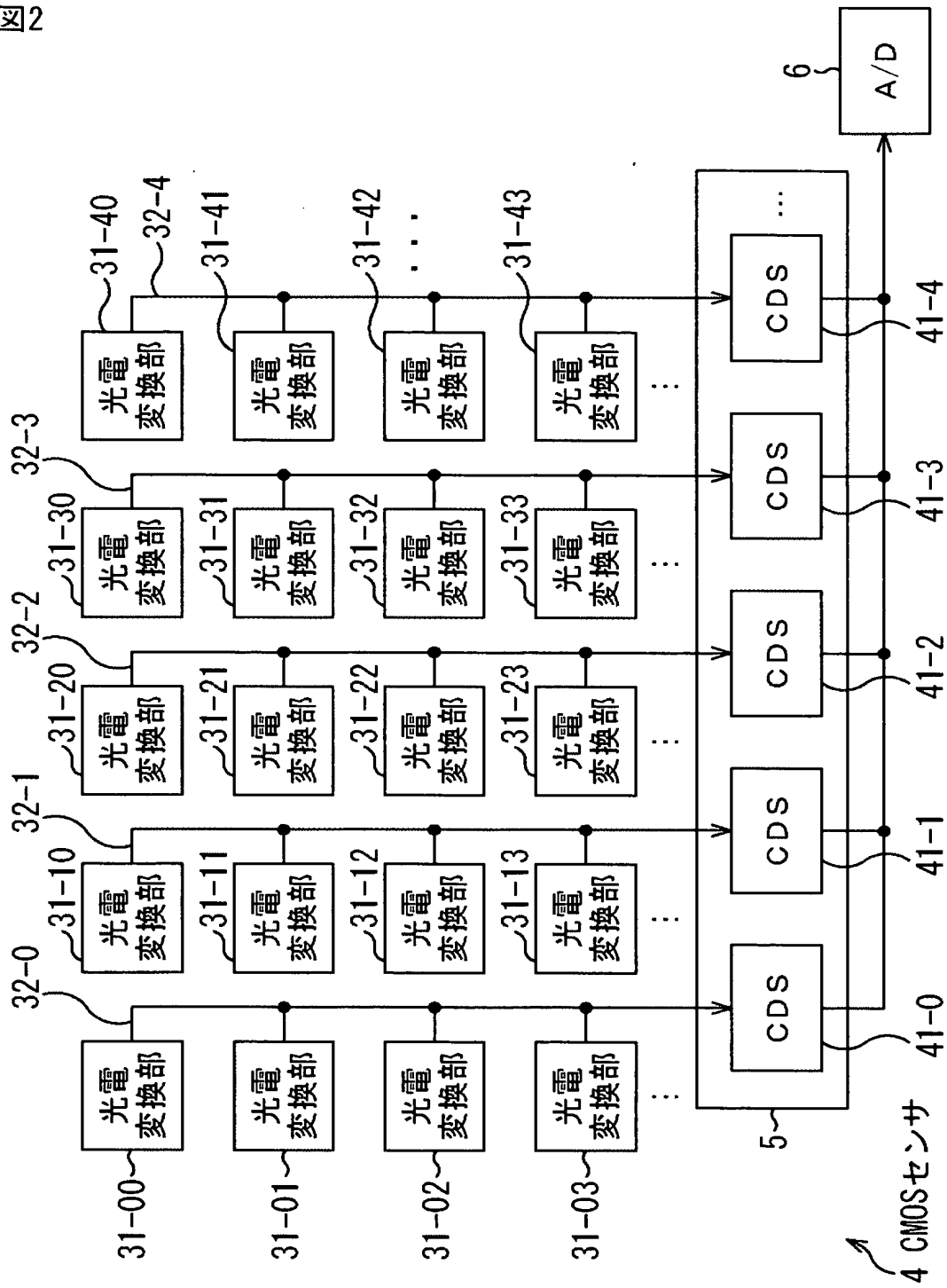
【図 1】

図1



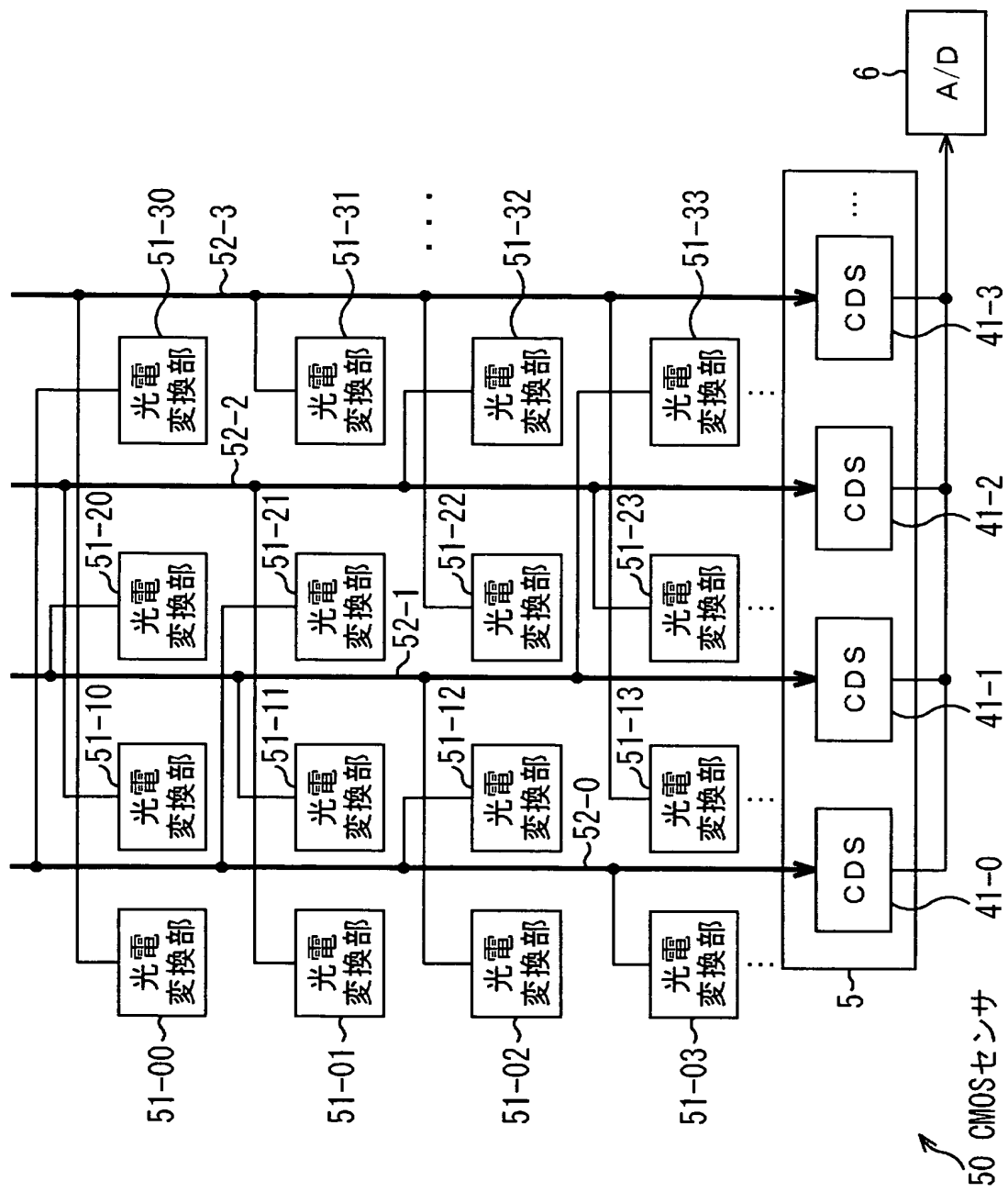
【図 2】

図2



【図 3】

図3



【書類名】 要約書

【要約】

【課題】 CMOSセンサを用いて得られる画像信号の画像に生じ得る規則性のあるノイズを目立たないようにする。

【解決手段】 CMOSセンサ50は、光電変換によって画像を構成する各画素の画素信号をそれぞれ発生し、縦横に配置されている複数の光電変換部51-x y、および複数の配線52-xから構成される。縦方向に並んで配置された光電変換部51-x 0, 51-x 1, 51-x 2, ...は、必ずしも、配線52-xを介して、信号補正部5のCDS部41-xに接続されているわけではなく、それぞれが、上下左右に隣接する光電変換部51とは異なる配線52-zを介してCDS部41-zに接続されている。ここで、zは横方向の座標であるが、規則性はなくランダムな値である。本発明は、例えばCMOSセンサに適用することができる。

【選択図】 図3

特願 2 0 0 3 - 0 8 4 1 4 6

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 1 8 5]

1. 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都品川区北品川 6 丁目 7 番 3 5 号

氏 名

ソニー株式会社